

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Takemi Beppu
Serial No. :
Filed : August 28, 2003
Title : TEST METHOD OF INTERNAL CONNECTIONS IN A SEMICONDUCTOR
PACKAGE

Art Unit : Unknown
Examiner : Unknown

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

TRANSMITTAL OF PRIORITY DOCUMENT UNDER 35 USC §119

Applicant hereby confirms his claim of priority under 35 USC §119 from the following application(s):

·Japan Application No. 2002-269893 filed September 17, 2002

A certified copy of each application from which priority is claimed is submitted herewith.

Please apply any charges or credits to Deposit Account No. 06-1050.

Respectfully submitted,



Chris T. Mizumoto
Reg. No. 42,899

Date: August 28, 2003

Fish & Richardson P.C.
45 Rockefeller Plaza, Suite 2800
New York, New York 10111
Telephone: (212) 765-5070
Facsimile: (212) 258-2291

30159729.doc

CERTIFICATE OF MAILING BY EXPRESS MAIL

Express Mail Label No. EF045064805US

August 28, 2003
Date of Deposit

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 9月17日

出 願 番 号

Application Number:

特願2002-269893

[ST.10/C]:

[JP 2002-269893]

出 願 人

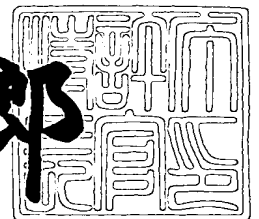
Applicant(s):

三洋電機株式会社

2003年 6月 9日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3044623

【書類名】 特許願

【整理番号】 KGA1020057

【提出日】 平成14年 9月17日

【あて先】 特許庁長官殿

【国際特許分類】 G01R 31/26

【発明者】

 【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社
社内

 【氏名】 別府 剛美

【特許出願人】

 【識別番号】 000001889

 【氏名又は名称】 三洋電機株式会社

 【代表者】 桑野 幸徳

【代理人】

 【識別番号】 100111383

 【弁理士】

 【氏名又は名称】 芝野 正雅

 【連絡先】 03-3837-7751 知的財産センター東京事務所

【手数料の表示】

 【予納台帳番号】 013033

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

 【包括委任状番号】 9904451

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体パッケージ内部の結線テスト方法

【特許請求の範囲】

【請求項 1】 互いに結線される第 1 及び第 2 集積回路が 1 つの半導体パッケージに格納される半導体パッケージ内部の結線テスト方法であって、

前記第 1 及び第 2 集積回路の両方に供給する必要のあるテスト信号を前記半導体パッケージの第 1 ピンに印加し、該第 1 ピンからのテスト信号を前記第 1 集積回路に印加し、次に前記第 2 集積回路に印加し再度前記第 1 集積回路に戻し、前記第 1 集積回路から前記半導体パッケージの第 2 ピンを介して前記半導体パッケージの外部に導出し、導出された信号により前記第 1 及び第 2 集積回路の結線を確認する半導体パッケージ内部の結線テスト方法。

【請求項 2】 前記第 1 集積回路は、テレビジョン信号の復調を行うテレビジョン信号処理用であることを特徴とする請求項 1 記載の半導体パッケージ内部の結線テスト方法。

【請求項 3】 前記第 2 集積回路は、テレビジョン信号処理用の前記第 1 集積回路からの信号を更に復調する機能を有するマイクロコンピュータであることを特徴とする請求項 2 記載の半導体パッケージ内部の結線テスト方法。

【請求項 4】 前記テスト信号は、クローズドキャプション信号であることを特徴とする請求項 3 記載の半導体パッケージ内部の結線テスト方法。

【請求項 5】 前記半導体パッケージの第 2 ピンには R G B の原色信号が得られ、前記第 1 集積回路は、R G B の原色信号を切り換えるスイッチを有することを特徴とする請求項 4 記載の半導体パッケージ内部の結線テスト方法。

【請求項 6】 前記テスト信号は、クローズドキャプション信号を含む映像信号であることを特徴とする請求項 3 記載の半導体パッケージ内部の結線テスト方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、T V（テレビジョン）受像機などに使用される半導体パッケージ内

部の結線テスト方法に関するもので、特にCPU（マイクロコンピュータ）とTV信号処理ICとの2つの集積回路が1つの半導体パッケージに格納される半導体パッケージ内部の結線テスト方法に関する。

【0002】

【従来の技術】

最近のTV受像機ではCPUとTV信号処理ICとの2つの集積回路によりTV信号を画面に表示するための基本的な復調ができる。前記TV信号処理ICは、テレビジョン信号中の輝度信号、色信号及び偏向信号の処理を行うものである。CPUは、TV信号処理ICに選局や画質調整などのさまざまな命令を出す。

【0003】

ところで、集積回路は半導体メーカーが出荷する前に結線されているか、正しく動作するかなどのテストをかならず行なう。上述のCPUとTV信号処理ICも夫々、ICテスターによりテストが行われていた。この2つの集積回路は、TV受像機本体を作るいわゆるセットメーカーに購入されセットメーカーでプリント基板上に組み立てられる。その組み立て後にテストが行われる。すなわち、CPUとTV信号処理ICがそれぞれ正しく繋がっているかなどが調べられる。

【0004】

【発明が解決しようとする課題】

ところが最近では、上述のCPUとTV信号処理ICを1つの半導体パッケージに格納するものが考え始められている。すなわち、2つの集積回路を1つの半導体パッケージに格納する2チップ1パッケージタイプである。このようにすれば、セットメーカーは1つの半導体パッケージを購入すれば良く、セットメーカーではプリント基板上の配線が減るメリットがある。しかしながら、半導体メーカーでは1つの半導体パッケージにしてしまうと2つの集積回路の結線をテストする適当な方法がなかった。

【0005】

【課題を解決するための手段】

本発明は上述の課題に鑑みなされたものであり、互いに結線される第1及び第2集積回路が1つの半導体パッケージに格納される半導体パッケージ内部の結線

テスト方法であって、前記第 1 及び第 2 集積回路の両方に供給する必要のあるテスト信号を前記半導体パッケージの第 1 ピンに印加し、該第 1 ピンからのテスト信号を前記第 1 集積回路に印加し、次に前記第 2 集積回路に印加し再度前記第 1 集積回路に戻し、前記第 1 集積回路から前記半導体パッケージの第 2 ピンを介して前記半導体パッケージの外部に導出し、導出された信号により前記第 1 及び第 2 集積回路の結線を確認することを特徴とする。

【 0 0 0 6 】

【発明の実施の形態】

次に、図 1 を参照しながら本発明の実施の形態について説明する。図 1 において、1 は、テレビジョン信号の輝度信号、色信号及び偏向信号の復調などを行い 3 つの原色信号 R, G, B を発生する TV 信号処理 IC、2 は CCD (クローズドキャプション信号デコーダ) 2 A を備え、TV 信号処理 IC 1 に選局や画質調整などのさまざまな命令を出す CPU である。

【 0 0 0 7 】

3 は、TV 信号処理 IC 1 と CPU 2 を内蔵する半導体パッケージ、4 は放送されているオンエアーの映像信号が印加される第 1 ビデオ入力ピン、5 は VTR などからの映像信号が印加される第 2 ビデオ入力ピン、6 乃至 8 は、原色信号 R, G, B を発生する半導体パッケージ 3 のピンである。

【 0 0 0 8 】

TV 信号処理 IC 1 と CPU 2 は、独立の半導体チップで構成され、パッケージ内部で接続されている。この 2 つの半導体チップは、チップは 2 つであるが外觀は 1 つの半導体装置である。

【 0 0 0 9 】

次に図 1 の回路の動作を説明する。本発明では、TV 信号処理 IC 1 と CPU 2 との結線を半導体パッケージ 3 のピン (4, 5, 6, 7, 8) から確認できるようにした。そのために、テスト信号として TV 信号処理 IC 1 と CPU 2 との間を行き来する必要がある信号を利用することにした。TV 信号処理 IC 1 と CPU 2 との間を行き来する必要がある信号を外部から加え、その結果が正しく得られるならば、TV 信号処理 IC 1 と CPU 2 とは正しく結線されているはずで

ある。前述の結果は再び半導体パッケージ3の外部に導出される必要がある。そのような条件を満たす信号として、クローズドキャプション信号を含む映像信号が考えられる。

【0010】

クローズドキャプション放送とは、米国において耳の不自由な方がテレビやVTRを楽しめるようにセリフやナレーションがテレビ画面に字幕表示されるものである。このセリフやナレーションのテキスト情報が映像信号の一部にコード化されて重畳されている。このコードはCPUでデコードされてから映像信号に戻されて字幕表示される。つまり、前記コードは最初、映像信号の一部として存在するが一旦、CPUに印加され再び、元の映像信号に戻され、最終的には画面表示のために半導体パッケージの外部に導出される経路をたどる。そこで、このコードを利用してTV信号処理IC1とCPU2との結線をチェックするようにした。

【0011】

図1の第1ビデオ入力ピン4には現在放送されているオンエアの映像信号が印加され、第2ビデオ入力ピン5にはVTRなどからの映像信号が印加される。このいずれの映像信号にもクローズドキャプション放送用のコードが付いている。これらの映像信号は、TV信号処理IC1に印加され内部のスイッチ9によりいずれの映像信号かに選択される。一旦、TV信号処理IC1に入った映像信号は、TV信号処理IC1からCPU2に加わる。CPU2は、CCD2Aを備え、クローズドキャプション放送用のコードをデコードする。すると、テキストの画像情報（字幕用）を示す原色信号R、G、Bと、そのタイミングを示すFB（フライバックパルス）がCPU2で作られる。前記画像情報は元の映像信号に戻して画面表示させるのでTV信号処理IC1に再度、印加される。

【0012】

TV信号処理IC1は、OSD（オンスクリーンディスプレイ）スイッチ10を有する。OSDスイッチ10は、半導体パッケージ3から発生する原色信号R、G、Bを選択出力するものである。TV信号処理IC1内部では画面に表示する通常の画像をデコードし端子11乃至13に印加する。OSDスイッチ10は

、字幕を表示するタイミングではCPU 2 側に切り替わり、それ以外は端子 1 1 乃至 1 3 側に切り替わる。

【0 0 1 3】

従って、ピン 6 乃至 8 には字幕が重畳された原色信号 R, G, B が発生するので、通常の画像上に正しく字幕が表示されていることを確認すれば、TV 信号処理 IC 1 と CPU 2 との結線をチェックすることができる。

【0 0 1 4】

【発明の効果】

本発明によれば、第 1 及び第 2 集積回路が 1 つの半導体パッケージに格納される半導体パッケージであっても前記第 1 及び第 2 集積回路の両方に供給する必要のあるテスト信号を前記半導体パッケージに印加することで、2 つの集積回路の結線を簡単にテストすることができる。

【0 0 1 5】

特に本発明によれば、クローズドキャプション信号を利用しているので、TV 信号処理 IC 1 と CPU 2 との結線を半導体パッケージの入出力ピン間を見るだけで簡単にチェックできる。

【図面の簡単な説明】

【図 1】

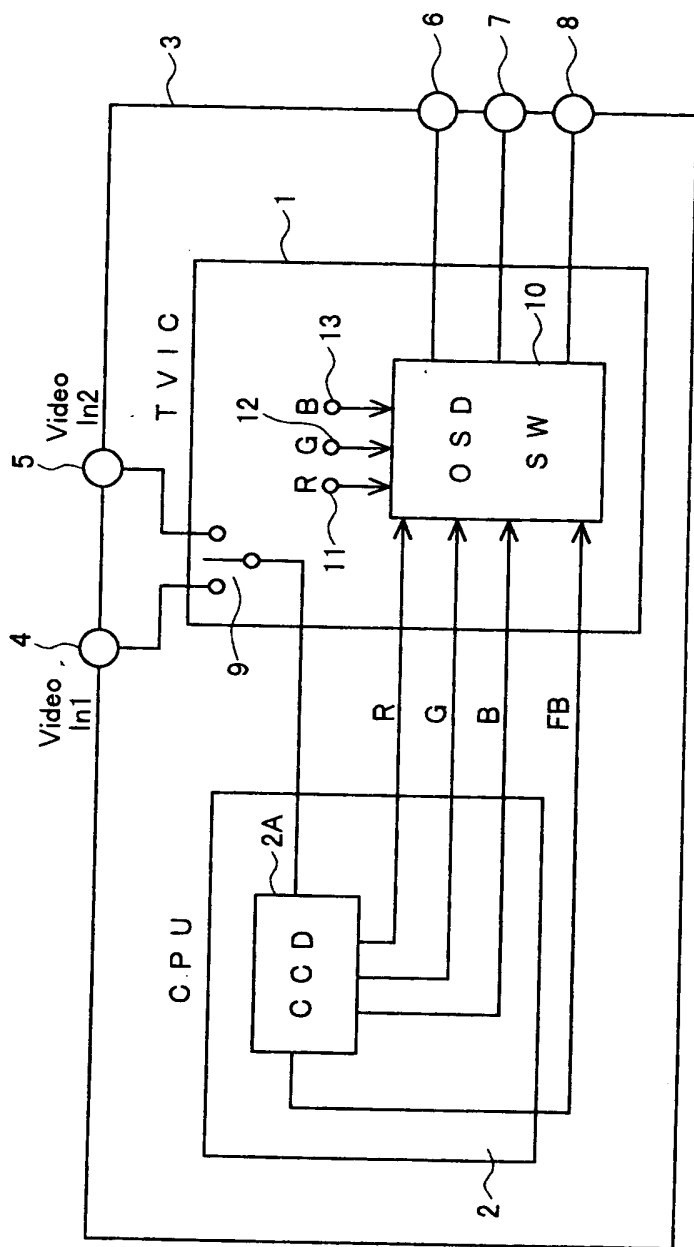
本発明の実施形態に係る半導体パッケージ内部の結線テスト方法に供する図である。

【符号の説明】

- 1 TV 信号処理 IC
- 2 CPU
- 3 半導体パッケージ
- 4 第 1 ビデオ入力ピン
- 5 第 2 ビデオ入力ピン
- 6 乃至 8 ピン

【書類名】 図面

【図 1】



【書類名】

要約書

【要約】

【課題】 2チップ1パッケージタイプでは1つの半導体パッケージにしてしまうと2つの集積回路の結線をテストする適当な方法がなかった。

【解決手段】 第1及び第2集積回路（1，2）の両方に供給する必要のあるテスト信号を半導体パッケージ（3）の第1ピン（4，5）に印加し、該第1ピンからのテスト信号を前記第1集積回路に印加し、次に前記第2集積回路に印加し再度前記第1集積回路に戻し、前記第1集積回路から前記半導体パッケージの第2ピンを介して前記半導体パッケージの外部に導出し、導出された信号により結線を確認する。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000001889]

1. 変更年月日 1993年10月20日

[変更理由] 住所変更

住 所 大阪府守口市京阪本通2丁目5番5号
氏 名 三洋電機株式会社